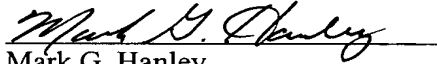




PATENT
Docket No. 20067/OPP030888US

**IN THE UNITED STATES PATENT
AND TRADEMARK OFFICE**

Applicant: Young-Min Kwon)	I hereby certify that the documents
Serial No.: 10/636,030)	referred to as enclosed herewith are
Filed: August 7, 2003)	being deposited with the United States
For: "Semiconductor Device and a)	Postal Service, first class postage
Fabrication Method Thereof")	prepaid, in an envelope addressed to
Group Art Unit: 2811)	the Commissioner for Patents, P.O.
Examiner: Unknown)	Box 1450, Alexandria, Virginia
)	22313-1450 on this date:
)	November 12, 2003
)	
)	
)	Mark G. Hanley
)	Reg. No. 44,736

TRANSMITTAL OF PRIORITY DOCUMENT

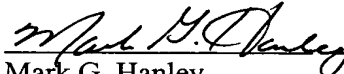
Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

Enclosed herewith is a certified copy of Korean Patent Application Serial No.
10-2002-0046579 filed August 07, 2002, the priority of which is claimed under 35 U.S.C.
§ 119.

Respectfully submitted,

GROSSMAN & FLIGHT, LLC.
Suite 4220
20 North Wacker Drive
Chicago, Illinois 60606
(312) 580-1020

By: 
Mark G. Hanley
Registration No.: 44,736

November 12, 2003



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0046579
Application Number

출원 년 월 일 : 2002년 08월 07일
Date of Application

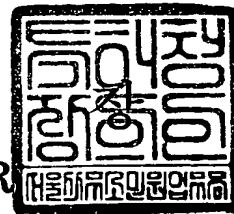
출원인 : 아남반도체 주식회사
Applicant(s) ANAM SEMICONDUCTOR., Ltd.



2003 년 08 월 07 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.08.07
【발명의 명칭】	반도체 소자 제조 방법
【발명의 영문명칭】	Method for fabrication of semiconductor device
【출원인】	
【명칭】	아남반도체 주식회사
【출원인코드】	1-1998-002671-9
【대리인】	
【명칭】	유미특허법인
【대리인코드】	9-2001-100003-6
【지정된변리사】	오원석
【포괄위임등록번호】	2001-041985-8
【발명자】	
【성명의 국문표기】	권영민
【성명의 영문표기】	KWON, YOUNG MIN
【주민등록번호】	660714-1155018
【우편번호】	403-030
【주소】	인천광역시 부평구 청천동 금호아파트 307동 1002호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 유미특허법인 (인)
【수수료】	
【기본출원료】	9 면 29,000 원
【가산출원료】	0 면 0 원
【우선권주장료】	0 건 0 원
【심사청구료】	4 항 237,000 원
【합계】	266,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

원자외선을 이용한 포토리소그래피 공정에 관한 것으로, 그 목적은 감광막 패턴의 들뜸 현상을 방지하는 데 있다. 이를 위해 본 발명에서는 반도체 기판의 구조물 상에 금속막을 형성하는 단계; 금속막 상에 반사방지막을 형성하는 단계; 반사방지막 상에 감광막을 도포하고 원자외선을 이용하여 선택적으로 노광한 후 현상하여 반사방지막의 일부분을 노출시키는 감광막 패턴을 형성하는 단계; 감광막 패턴을 마스크로 하여 노출된 반사방지막 및 금속막을 식각하여 금속 패턴을 형성하는 단계에서, 감광막 도포 전에 N_2O 플라즈마 처리를 수행하여 반사방지막의 상면에 요철을 형성하는 단계를 더 포함하여 반도체 소자를 제조하는 것이 특징이다.

【대표도】

도 2

【색인어】

원자외선, 포토리소그래피, 플라즈마

【명세서】**【발명의 명칭】**

반도체 소자 제조 방법 {Method for fabrication of semiconductor device}

【도면의 간단한 설명】

도 1은 종래 방법에 따라 금속막 상에 반사방지막/보호산화막이 형성되고 그 위에 감광막이 도포된 것이 도시된 단면도이다.

도 2는 본 발명에 따라 금속막 상에 반사방지막/보호산화막이 형성되고 그 위에 감광막이 도포된 것이 도시된 단면도이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <3> 본 발명은 반도체 소자 제조 방법에 관한 것으로, 더욱 상세하게는 원자의선을 이용한 포토리소그래피 공정에 관한 것이다.
- <4> 최근, 반도체 집적 회로는 집적화의 발전으로 대규모 집적 회로 (LSI)나 초대규모 집적 회로(VLSI)가 실용화되고, 이와 함께 집적 회로의 최소 패턴은 서브 마이크론 영역이며, 또한 앞으로는 더욱 미세화되는 추세이다. 미세 패턴의 형성은 박막을 형성한 피처리 기관 상을 감광막으로 피복하고 선택 노광을 행하여 원하는 패턴 잠상을 형성한 후에, 현상하여 감광막 패턴을 만들고 이 감광막 패턴을 마스크로 하여 드라이 에칭하고 그 후에 감광막 패턴을 제거함으로써 원하는 패턴을 얻는 포토리소그래피 기술을 사용하는 것이 필수적이다.

- <5> 이러한 포토리소그래피 기술에서 사용되는 노광 광원으로는 g선(파장 436nm), i선(파장 365nm)의 자외선 광을 사용하고 있지만, 패턴의 미세화에 따라 보다 짧은 파장의 원자외선 광(파장 248nm) 등을 광원으로 사용하고 있다.
- <6> 그러면, 종래 원자외선 광을 이용한 포토리소그래피 공정에 대해 금속막 패턴 형성의 경우를 예로 들어 개략적으로 설명한다.
- <7> 먼저, 반도체 기판의 구조물, 즉 개별 소자가 형성된 반도체 기판 또는 금속 배선층 상부에 층간절연막을 형성하고, 층간절연막 상에 금속막을 형성한다.
- <8> 다음, 금속막을 패터닝하기 위해, 금속막 상에 반사방지막을 250Å 정도 형성하고 반사방지막 상에 보호산화막을 50Å 정도 형성한 후, 그 위에 원자외선용 감광막을 도포하고 노광 및 현상하여 감광막 패턴을 형성하고, 감광막 패턴을 마스크로 하여 노출된 금속막을 식각함으로써 반도체 소자의 회로 형성을 위한 금속 패턴을 형성한다.
- <9> 도 1에는 종래 방법에 따라 금속막(1) 상에 반사방지막/보호산화막(2)이 형성되고 그 위에 감광막(3)이 도포된 것이 도시되어 있는데, 감광막(3)과 그 하부의 반사방지막/보호산화막(2) 사이의 계면은 매끈하기 때문에 접착력이 약하여 감광막의 현상 후에 감광막 패턴이 들뜨는(lifting) 현상이 종종 발생하는데, 이로 인해 불량 금속 패턴이 형성되는 문제점이 있었다.

【발명이 이루고자 하는 기술적 과제】

- <10> 본 발명은 상기한 바와 같은 문제점을 해결하기 위한 것으로, 그 목적은 감광막 패턴의 들뜸 현상을 방지하는 데 있다.

【발명의 구성 및 작용】

- <11> 상기한 바와 같은 목적을 달성하기 위하여, 본 발명에서는 금속막 상에 반사방지막 및 보호산화막을 형성한 후에 N_2O 플라즈마 처리를 수행하여 상면에 요철을 형성한 후, 그 위에 감광막을 도포함으로써 감광막과 보호산화막 사이의 접착력을 향상시키는 것을 특징으로 한다.
- <12> 즉, 본 발명에 따른 반도체 소자 제조 방법은, 반도체 기판의 구조물 상에 금속막을 형성하는 단계; 금속막 상에 반사방지막을 형성하는 단계; 반사방지막 상에 감광막을 도포하고 원자외선을 이용하여 선택적으로 노광한 후 현상하여 반사방지막의 일부분을 노출시키는 감광막 패턴을 형성하는 단계; 감광막 패턴을 마스크로 하여 노출된 반사방지막 및 금속막을 식각하여 금속 패턴을 형성하는 단계에서, 감광막 도포 전에 N_2O 플라즈마 처리를 수행하여 반사방지막의 상면에 요철을 형성하는 단계를 더 포함하는 것이 특징이다.
- <13> 여기서, 반사방지막 형성 후에 반사방지막 상에 보호산화막을 형성하는 단계를 더 포함할 수 있으며, 반사방지막으로는 SiO_xN_y 를 200~300Å의 두께로 형성하고, 보호산화막은 100Å 이하의 두께로 형성하는 것이 바람직하다.
- <14> N_2O 플라즈마 처리는 15~30초 동안 수행하는 것이 바람직하다.
- <15> 이하, 본 발명에 따른 반도체 소자 제조 방법에 대해 상세히 설명한다.
- <16> 먼저, 반도체 기판의 구조물, 즉 개별 소자가 형성된 반도체 기판 또는 금속 배선층 상부에 층간절연막을 형성하고, 층간절연막 상에 금속막을 형성한다.

- <17> 다음, 금속막 상에 금속막의 반사도를 줄이기 위해 반사방지막을 형성하는데, 반사방지막으로는 SiO_xN_y 을 200~300 Å의 두께로 형성할 수 있다.
- <18> 그런데, 후속 공정인 노광 공정에서 노광 광원인 원자외선의 아민기가 반사방지막과 반응한 결과 감광막이 완전히 제거되지 않고 잔류되는 푸팅(footing) 현상이 종종 발생하는데, 이러한 푸팅 현상을 방지하기 위해 반사방지막 상에 보호산화막을 100 Å 이하의 두께로 형성할 수 있으며, 바람직하게는 50 Å의 두께로 보호산화막을 형성한다.
- <19> 다음, N_2O 플라즈마 처리를 수행하여 보호산화막의 상면에 요철을 형성한다. 이 때 N_2O 플라즈마 처리는 15~30초 동안 수행하는 것이 바람직하다.
- <20> 이와 같이 보호산화막의 상면에 요철을 형성한 후 그 위에 감광막을 도포하면 보호산화막과 감광막과의 접착력이 대폭 향상되는 장점이 있다.
- <21> 다음, 보호산화막 상에 감광막을 도포하고 원자외선을 이용하여 선택적으로 노광한 후 현상하여 반사방지막의 일부분을 노출시키는 감광막 패턴을 형성하고, 이 감광막 패턴을 마스크로 하여 노출된 반사방지막 및 그 하부의 금속막을 식각함으로써 금속 패턴을 형성한다.
- <22> 도 2에는 본 발명에 따라 금속막(11) 상에 반사방지막/보호산화막(12)이 형성되고 그 위에 감광막(13)이 도포된 것이 도시되어 있는데, 감광막(13)과 그 하부의 반사방지막/보호산화막(12) 사이의 계면에는 요철이 형성되어 있다.

【발명의 효과】

- <23> 상술한 바와 같이, 본 발명에서는 감광막 도포 전에 N_2O 플라즈마 처리를 수행하여 보호산화막의 상면에 요철을 형성하고, 그 위에 감광막을 도포하기 때문에 보호산화막



1020020046579

출력 일자: 2003/8/7

과 감광막의 접착력을 향상시켜 현상 후 감광막 패턴이 들뜨는 현상이 방지되는 효과가 있다.

【특허청구범위】**【청구항 1】**

반도체 기판의 구조물 상에 금속막을 형성하는 단계;

상기 금속막 상에 반사방지막을 형성하는 단계;

상기 반사방지막 상에 감광막을 도포하고 원자외선을 이용하여 선택적으로 노광한 후 현상하여 반사방지막의 일부분을 노출시키는 감광막 패턴을 형성하는 단계;

상기 감광막 패턴을 마스크로 하여 노출된 반사방지막 및 금속막을 식각하여 금속 패턴을 형성하는 단계

를 포함하는 반도체 소자 제조 방법에 있어서,

상기 감광막 도포 전에 N_2O 플라즈마 처리를 수행하여 상기 반사방지막의 상면에 요철을 형성하는 단계

를 더 포함하는 것을 특징으로 하는 반도체 소자 제조 방법.

【청구항 2】

제 1 항에 있어서,

상기 반사방지막 형성 후에 상기 반사방지막 상에 보호산화막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자 제조 방법.

【청구항 3】

제 2 항에 있어서,

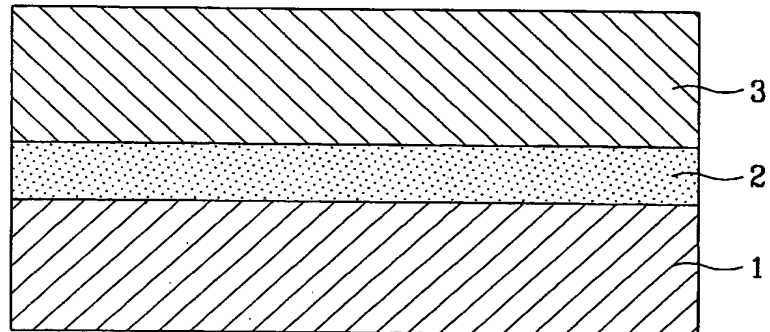
상기 반사방지막으로는 SiO_xN_y 를 200~300 Å의 두께로 형성하고, 상기 보호산화막은 100 Å 이하의 두께로 형성하는 것을 특징으로 하는 반도체 소자 제조 방법.

【청구항 4】

제 1 항 내지 제 3 항 중의 어느 한 항에 있어서,
상기 N_2O 플라즈마 처리는 15~30초 동안 수행하는 것을 특징으로 하는 반도체 소자
제조 방법.

【도면】

【도 1】



【도 2】

